

РЕКОНСТРУКЦИЯ И МОДЕРНИЗАЦИЯ НА СИСТЕМА ЗА УПРАВЛЕНИЕ НА ПАРАЛЕЛЕН ИНВЕРТОР ЗА ОБЕМНО ИНДУКЦИОННО НАГРЯВАНЕ

RECONSTRUCTION AND MODERNIZATION OF THE CONTROL SYSTEM OF PARALLEL INVERTER FOR MASS INDUCTION HEATING

Минчо Симеонов, Доброслав Данков, Продан Проданов, Христо Ибришимов
 ТУ-Габрово, кат. Електроника

Abstract

Разглежда се система за управление на паралелен инвертор на ток за обемно нагряване на детайли преди коване или пресоване. Системата е изградена от множество платки използващи DTL логически схеми и таймери, както и аналогови ключове, които в течение на експлоатацията на съображенията дават откази. Всички интегрални схеми са заменени със съвременни CMOS логически схеми, таймери и аналогови ключове. Детайлно са разгледани схемотехническите решения за осигуряване на съвместимост и взаимозаменяемост между двете фамилии ИС, както и конструктивните решения при проектирането на печатните платки.

Keywords: Induction Heating, DTL Logic, CMOS Logic, Analog switches, Parallel current inverter, Control system.

ВЪВЕДЕНИЕ

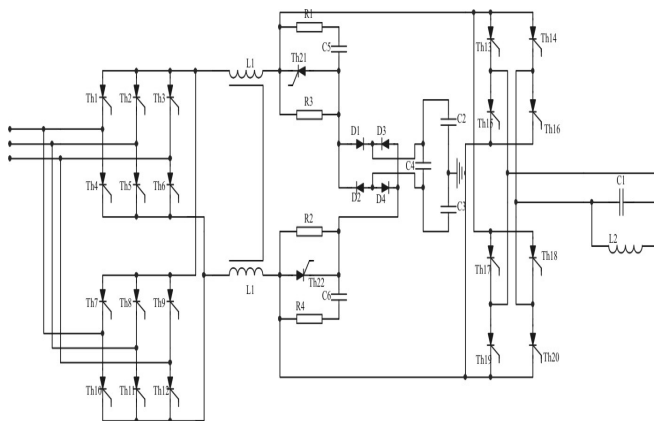
Инверторите на ток по мостова схема с паралелен товарен кръг в машини за обемно нагряване или индукционни пещи, работят при големи мощности от 25kW до 1,2MW, в ниския и средния честотен диапазон за ИН - от 400 Hz до 10000 Hz [1,2]. Разработването на този тип инвертори започва след масовото използване на тиристорите като мощни ключове, започнало през 70-те години на миналия век и продължаващо и днес. От тогава започва и експлоатацията на такива машини и съоръжения, като част от тези инвертори работят в предприятията и до днес. Поради остарялата елементна база обаче, поддържането им в експлоатация е затруднено. Причините са честите откази и липсата на подходящи заместители на отделни елементи и интегрални схеми, поради изчерпване на елементната база в търговската мрежа. Това налага реконструиране и модернизация на отделни възли и детайли на инверторите за да останат те работоспособни, като се гарантира даден период за работа без откази.

Като цел да доклада се формулира: Представяне на техническите решения при смяната на елементната база и типа инте-

грални схеми на системата за управление на паралелен инвертор на ток в машина за индукционно обемно нагряване.

ИЗЛОЖЕНИЕ

В настоящият доклад е обект на изследване системата за управление на паралелен инвертор на ток тип SMK UB 2F2 630/1.5/0.6-R[2], захранващ машина за обемно нагряване за стоманени детайли ИТО 631/1-A-L/, включваща индуктор 80-631D/K. Схемата на инвертора е показана на фиг.1.

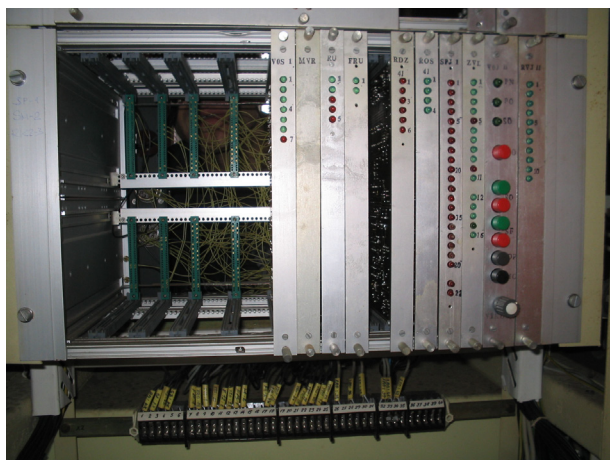


Фиг. 1. Схемата на паралелен инвертор на ток захранващ машина за обемно нагряване

Основните параметри на инвертора са следните: работно напрежение върху товара – 600V; работна честота в диапазона – (750÷1500) Hz; номинална мощност – 630kVA.

Работата на инвертора се извършва по алгоритъм зададен от системата за управление, която следи къде се намира резонансната честота на трептящият кръг, задава се необходимия стартов ъгъл на отпушване на тиристорите, следи се тока и напрежението в товара (дали не се надвишават максимално допустимите изходни параметри). Предвидена е също така обратна връзка по ток и напрежение, чрез която става автоматично регулиране на изходната мощност.

Системата за управление е оформена конструктивно като касета съдържаща 13 печатни платки с еднакви размери но с различно функционално предназначение – фиг.2. Производителят им е поставил следните означения: VOS, MVR, RU, FRU, DIAGN., RDZ, ROS, SPJ, ZVL, VOJ, RVJ, DNK, KS.



Фиг. 2. Касета на система за управление на паралелен инвертор на ток SMK UB 2F2 630/1.5/0.6-R

По важните функционални възли /платки/ са:

- Платка **VOS** – обработва сигналите от обратните връзки по ток и напрежение и управлява инвертора, като задава алгоритъма за включване на инвертора;

- Платка **ZVL** – включване/изключване на главния включвател на силовите вериги, вкл./изкл. на инвертора и автоматично повторно пускане при случайна неизправност;

- Платка **FRU** – съгласуване на изправителя с захранващото трифазно напрежение и формиране на ъгъла и импулсите за фазово регулиране на входния изправител;

- Платка **MVR** – обработва информацията за стойността на постоянния ток, максимума на тока и напрежението, като формира стойността на относителната мощност и съпротивлението на товара за измервателните уреди;

- Платка **RU** – съдържа регулатор на изходното напрежение на изправителя и два регулатора на ток като управлява един или два изправителя съответно с 6 или 12 изходни импулса към тиристорите;

- Платка **RDZ** – контролира времето за запущване на тиристорите, като измерва напрежението, времето за възстановяване, работната честота и формира токово ограничение в зависимост от честотата;

- Платка **ROS** – контролира и формира продължителността на управляващите импулси на инвертора;

- Платка **SPJ** – регистрация и сигнализация на неизправностите;

- Платка **VOJ** – обработва сигнали от синхронизиращото напрежение, както и локален контрол и регулиране на инвертора;

- Платка **RVJ** – блок за управление на контактори и релета.

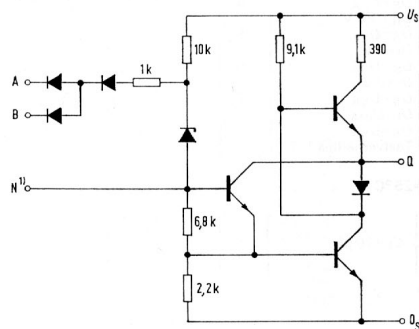
Използваната елементна база се базира на аналози на серията диодно – транзисторни DTL логически схеми FZH/FZK на SIEMENS, съответно с означение MZH/MZK на TESLA.

Логическите схеми които се използват са следните:

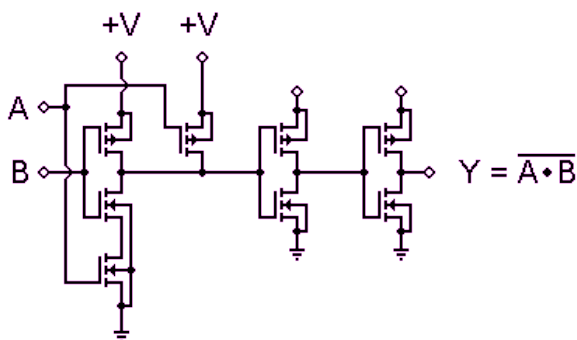
- FZH115 – 4 двувходови логически елементи 2И-НЕ с допълнителен N извод;
- FZH175 – 2 четириходови логически елементи 2И-НЕ с допълнителен N извод;
- FZK105 – универсална таймерна схема с която се организират чакащи мултивибратори, закъснители на импулси, импулсни формиратели и закъснители.

Работните напрежения на ИС от тази фамилия са до +15V. Съвременната серия ИС с такова захранващо напрежение е CMOS,

но изброените ИС нямат точни аналози. Това може да се забележи от фиг.3 и 4, където са съпоставени идентични логически елементи от двете фамилии ИС.

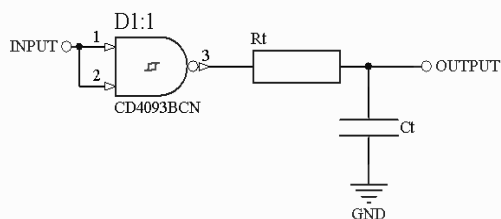


Фиг. 3. Структура и принципна електрическа схема на DTL логически елементи 2И-НЕ с допълнителен N извод тип FZH115



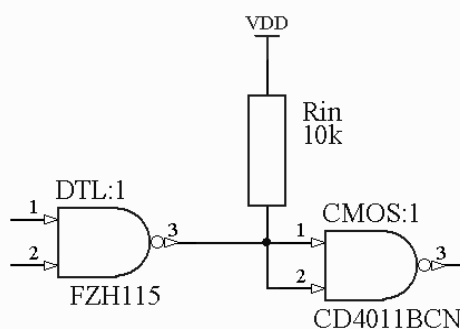
Фиг. 4. Принципна електрическа схема на CMOS логически елементи 2И-НЕ тип CD4011

Допълнителния извод N при DTL логическите схеми се използва за организиране на времезакъснение с цел шумоустойчивост, чрез свързване към този извод на подходящ кондензатор. По този начин се организира и времезакъснение на логическия сигнал до няколко стотин микросекунди. Тъй като при CMOS логическите схеми няма такъв извод, то е необходимо това времезакъснение да се организира с външни елементи, както е показано на фиг.5. Времезакъснението може приблизително да се изчисли по формулата: $t = 0,7 \cdot R_t \cdot C_t$.



Фиг. 5. Времезакъснение при CMOS логически елементи

Друг проблем се явява съгласуването на нивата между вход-изход на логическите елементи от двете фамилии логически ИС. Тъй като на входа на DTL логическите схеми има два последователно свързани резистора със стойност 11 kΩ, то свързването им към CMOS изходи е безпроблемно. Не е така обаче при другия вариант, тъй като поради високото входно съпротивление на CMOS входа, при логическа нула долния NPN транзистор не може напълно да се насити. Получава се напрежение от около 7 V, което се възприема от CMOS логическия елемент като логическа единица. Затова е необходимо свързването на резистор с подходяща стойност към положителното напрежение на захранването за получаването на ток на насищане на буферния транзистор и получаването на ниско ниво на логическата нула, както е показано на фиг.6.

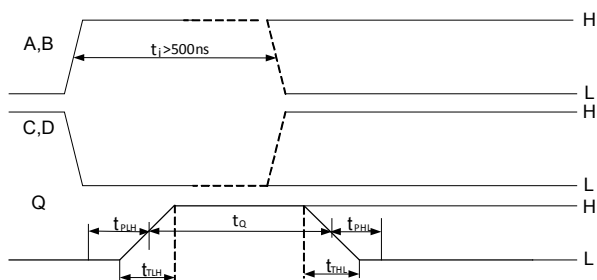


Фиг. 6. Съгласуване между DTL и CMOS логически елементи

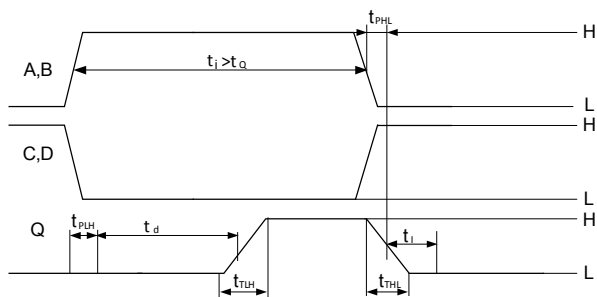
Входните запускащи сигнали на таймера са свързани спрямо логическата функция:

$$Q = (A \wedge B) \vee (\overline{C \wedge D})$$

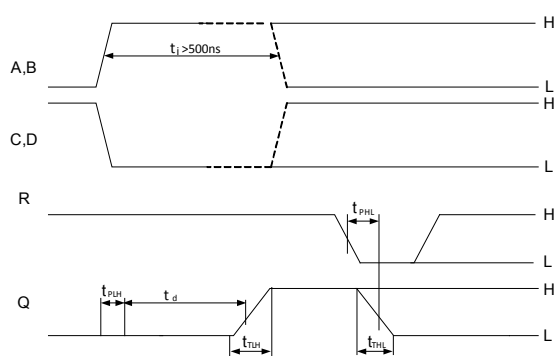
Освен тях таймера има още спомагателни входове L, J, M, K, чрез които се реализират разнообразни таймерни схеми. Време-диаграмите на различните таймери са показани на фиг.7. На Фиг.7а са показани време-диаграмите на работата на FZK(MZK)105 като чаканс мултивибратор с продължителност на импулса $t_Q = 0,7 \cdot R_t \cdot (C_0 + C_t)$, където C_0 е собствения капацитет от приблизително 10 pF. Такъв тип чаканс мултивибратор може да се реализира с помощта на ИС CD(НСС)4538, но продължителността на импулса се изчислява по $t_X = R_X \cdot C_X$.



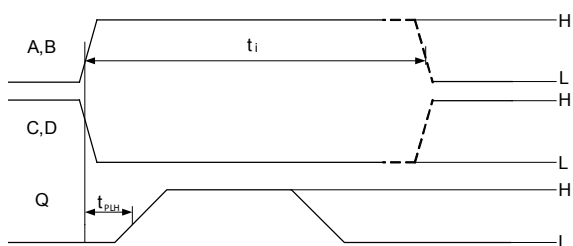
Фиг. 7а. Времедиаграми на работата на чакан мултивибратор с FZK105



Фиг. 7б. Времедиаграми на работата на чакан мултивибратор с FZK105 и нулиране по вход

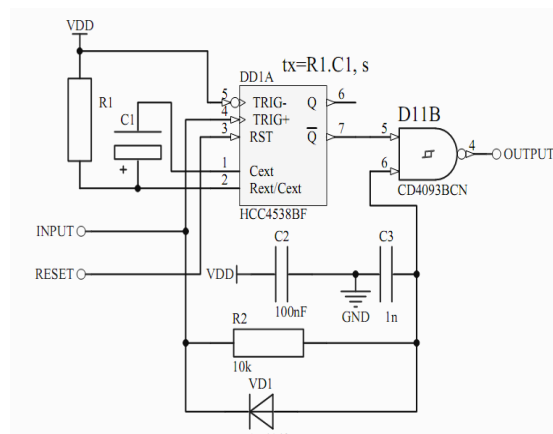


Фиг. 7в. Времедиаграми на времезакъснител с FZK105



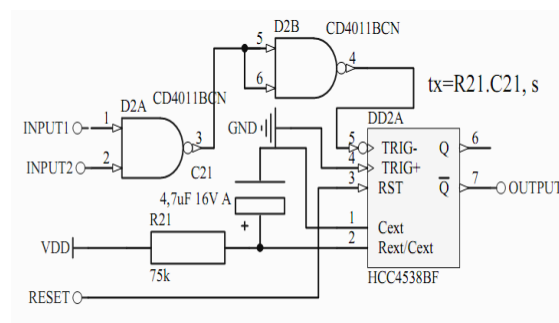
Фиг. 7г. Времедиаграми на формовател на тесни импулси с FZK105

При свързване на входове L(3), J(4), M(5) на външно се получава чакан мултивибратор с времедиаграми от фиг.7б. Той няма аналог от CMOS фамилията и затова се синтезира схемата от фиг.8.



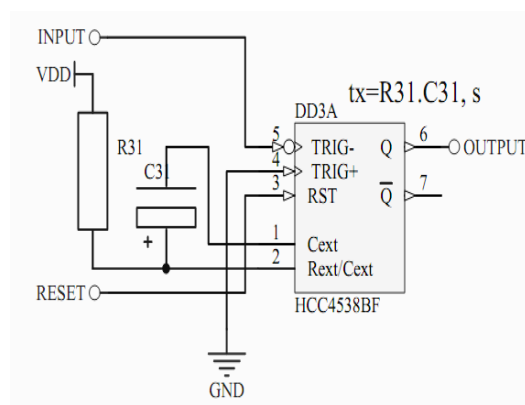
Фиг. 8. Чакан мултивибратор с HCC4538 и нулиране по вход

На фиг.7в са показани времедиаграми при работата на FZK105 / L(3) и K(2) на външно като таймер със закъснение при включване $t_d = 0,7.R_t(C_0 + C_t)$. На фиг.9 е показана съответната реализация на такъв таймер със CMOS интегрални схеми.



Фиг. 9. Времезакъснител с HCC4538

На последната времедиаграма е показана работата на таймера FZK105 като формовател на тесни импулси, а съответната му CMOS реализация – на фиг.10.



Фиг. 10. Формовател на импулси с HCC4538

При синтезиране на системата за управление на захранващия източник в блоковете за фазова синхронизация и в блока за управление на пусковия процес са използвани аналогови ключове тип МН2009А. Този тип аналогови ключове са произвеждани от чешката фирма TESLA, като в световен мащаб са без аналог и не могат да бъдат заменени. Техните основни параметри са следните: динамично съпротивление

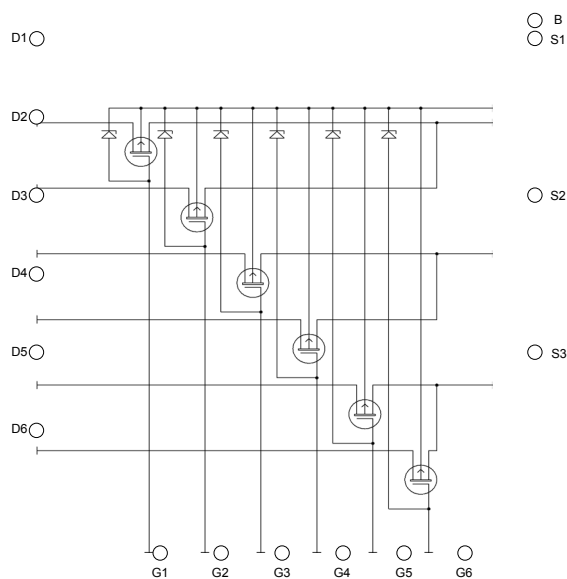
$$r_{DS(on)} = 400\Omega;$$

$$\text{допустим ток } I_D = -8\text{mA};$$

$$\text{прагово напрежение } U_T = -2,5 \dots -6\text{V}.$$

Принципната схема на този тип чипове е следната – фиг. 11.

При използването на този тип чипове в процеса на експлоатация се наблюдаваха следните техни недостатъци: високо вътрешно съпротивление; висок пад на напрежение; ниска надеждност и висока цена.

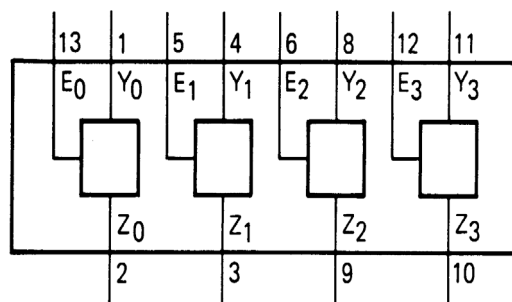


Фиг. 11. Вътрешна схема на аналогов ключ МН2009А

В схемата на блока за фазово управление (FRU) с използването на три такива интегрални схеми се реализира изместване на управляващите импулси към тиристорите в изправителя с стъпка 60° ел. С използването на такава схема лесно се осъществява синхронизация по дадена фаза, приета за начална при стартиране на преобразувателя, без да е необходимо предварително уточняване на фазовата поредност на силовото напрежение и напрежението за синхро-

низация. Използваните аналогови ключове имат следната структурна схема – фиг. 12.

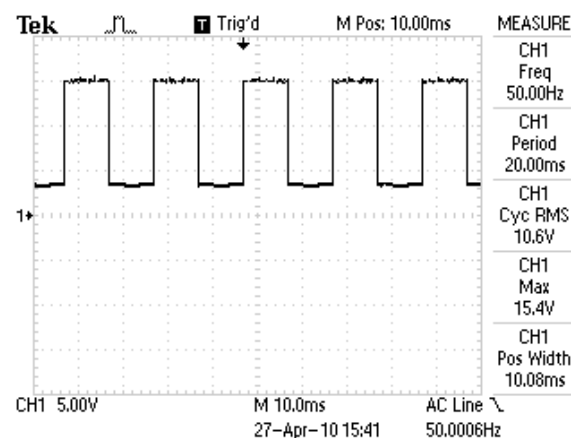
След проучване на схемата на свързване, начина на работа и възникналите проблеми в процеса на експлоатация се установи необходимост от замяна на тези чипове с CMOS аналогови ключове HEF4066.



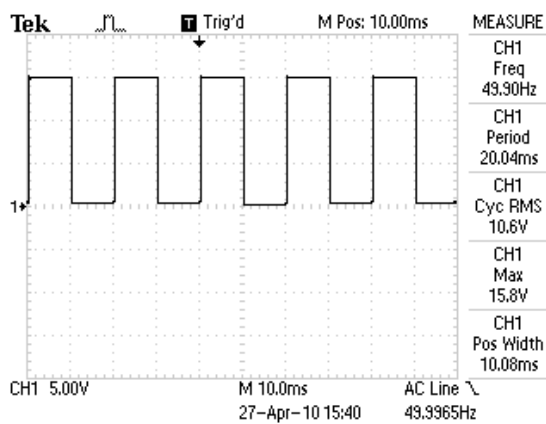
Фиг. 12. Структурна схема на аналогови ключове HEF4066

Основните разлики между новия и заменяемия аналогов ключ са: HEF4066 е с положително управляващо напрежение за разлика от МН2009А, който е с отрицателно напрежение; в HEF4066 са шест аналогови ключа при три аналогови ключа в МН2009А; разлика в пада на напрежение в отпуснато състояние на двете съпоставими ключа.

На фиг. 13 и 14 са представени осцилограми на синхронизиращите импулси при използване на двата аналогови ключа – МН2009А и HEF4066 в платка FRU.



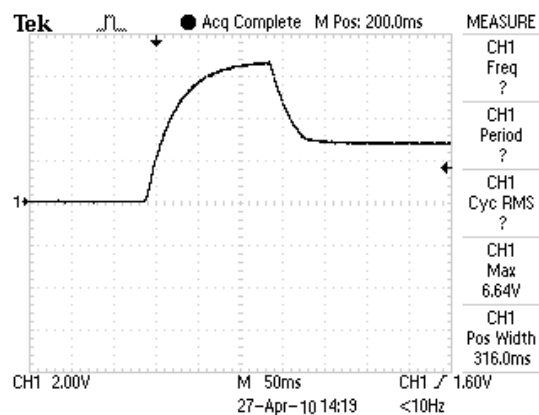
Фиг. 13. Импулси за фазова синхронизация при използване на MOS аналогови ключове МН2009А



Фиг. 14. Импулси за фазова синхронизация при използване на CMOS аналогови ключове HEF4066

Използването на аналогови ключове в схемата за управление на тиристорни преобразувател е свързано в управлението на пусковите процеси. Нивата за отпушване на изправителя се задават също с аналогови ключове МН2009А. Като основен недостатък тук е управлението при тях с отрицателно напрежение, докато управляващите импулси от таймерите в платка VOS изработват импулси с положителна полярност. В следствие в схемата е необходимо въвеждане на допълнителен блок за съгласуване на управляващите нива. При използване на новото схемно решение с CMOS аналогови ключове вече не е необходимо съгласуване по ниво, тъй като тези ключове се управляват с положително напрежение.

Осцилограмата на тези нива, които управляват изправителя има следния вид, показан на фиг. 15.



Фиг. 15. Напрежение за управление на блок фазово управление FRU

ЗАКЛЮЧЕНИЕ

След направените промени в схемотехниката на отделните функционални възли, са изготвени печатни платки за системата за управление. Реконструирани платки VOS, FRU и ZVL са тествани и поставени в експлоатация. Установи се пълна заменяемост и използване на параметрите на индукционните уредби с повишена надеждност на системата за управление.

ЛИТЕРАТУРА

- [1] Конов К., М.Димитрова, А.Попов, Импулсни схеми, „Техника”, София, 1984.
- [2] Щренг К., Справочник по цифрови интегрални схеми, „Техника”, 1989.
- [3] Ellis, G.. Observers in Control Systems - A Practical Guide, Academic press, 2002.